

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2007-336726

(P2007-336726A)

(43) 公開日 平成19年12月27日(2007.12.27)

(51) Int.C1.

HO2M 3/28 (2006.01)

F 1

HO2M 3/28
HO2M 3/28

H
L

テーマコード(参考)

5H730

審査請求 未請求 請求項の数 6 O L (全 14 頁)

(21) 出願番号

特願2006-166901 (P2006-166901)

(22) 出願日

平成18年6月16日 (2006.6.16)

(71) 出願人 000116024

ローム株式会社

京都府京都市右京区西院溝崎町21番地

(74) 代理人 100085501

弁理士 佐野 静夫

(74) 代理人 100134555

弁理士 林田 英樹

(72) 発明者 水野 純

京都市右京区西院溝崎町21番地 ローム
株式会社内

F ターム(参考) 5H730 AA14 AS01 BB43 BB52 DD04
DD41 EE02 EE07 FD09 FD24
FG07

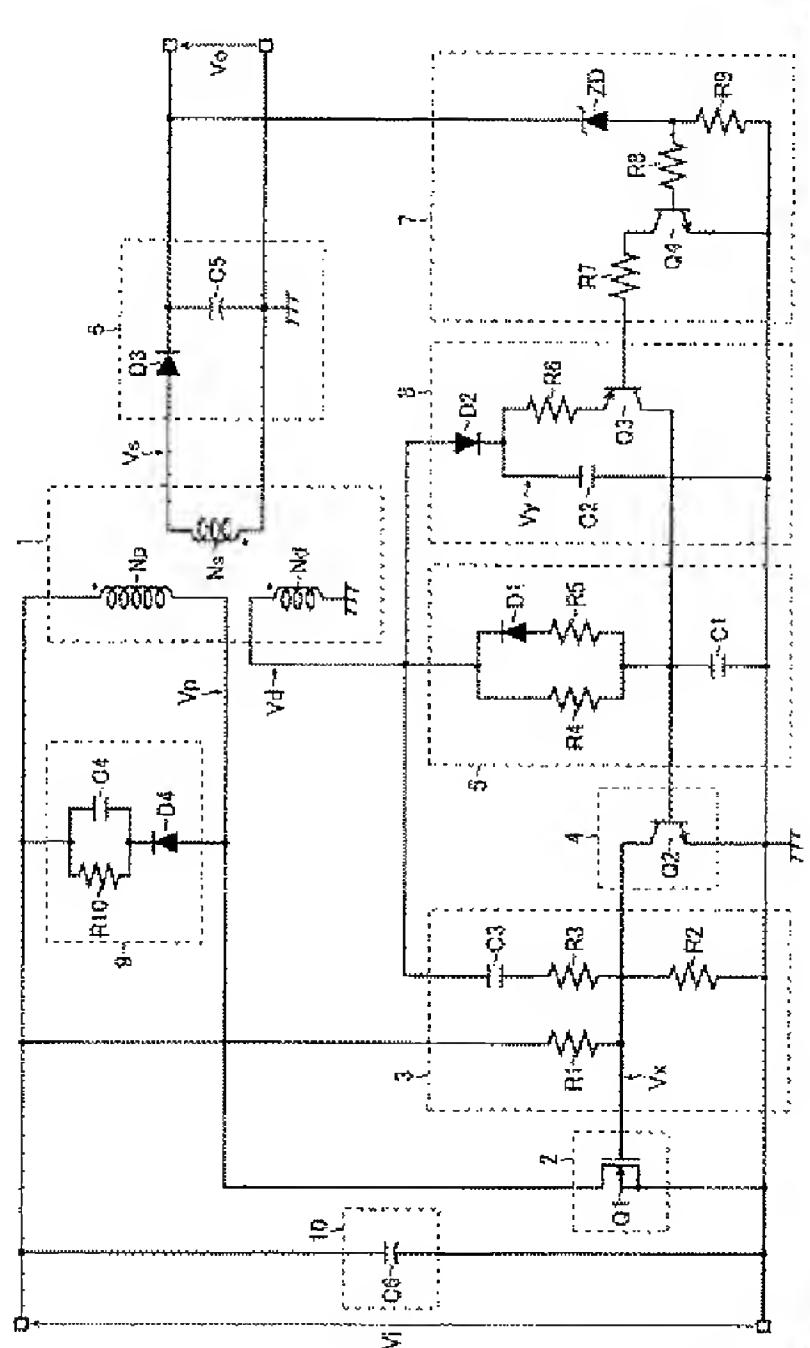
(54) 【発明の名称】電源装置及びこれを備えた電気機器

(57) 【要約】

【課題】本発明は、出力リップル電圧の増大を招くことなく、軽負荷時の効率向上を実現することが可能な電源装置及びこれを備えた電気機器を提供することを目的とする。

【解決手段】本発明に係る電源装置は、トランジスタ1と；巻線Npに直列接続されたTr2と；Vi及びVdを利用してTr2をオンさせる起動回路3と；自身のオンによってTr2をオフさせるTr4と；Vdを利用してTr4をオン／オフさせる停止回路5と；Vsを平滑化してVoを生成する出力平滑回路6と；Voが閾値に達しているか否かを検出する出力検出回路7と；Tr4のオフ期間中にVoが閾値に達しているときは、Vdを利用してTr4のオンタイミングを早める一方、Tr4のオン期間中にVoが閾値に達しているときは、強制オン期間が経過するまで、又は、それより早くVoが閾値を下回るまで、Tr4のオフタイミングを遅らせる停止制御回路8と；を有して成る構成とされている。

【選択図】図1



【特許請求の範囲】**【請求項1】**

1次入力巻線、2次出力巻線、並びに、3次帰還巻線を備えたトランスと；1次入力巻線に直列接続された発振用トランジスタと；入力電圧及び3次帰還巻線の誘起電圧を利用して前記発振用トランジスタをオンさせる起動回路と；自身のオンによって前記発振用トランジスタをオフさせる発振制御用トランジスタと；3次帰還巻線の誘起電圧を利用して前記発振制御用トランジスタをオン／オフさせる停止回路と；2次出力巻線の両端間に現れる誘起電圧を平滑化して出力電圧を生成する出力平滑回路と；前記出力電圧が所定の閾値に達しているか否かを検出する出力検出回路と；前記発振制御用トランジスタのオフ期間中に前記出力電圧が所定の閾値に達しているときは、3次帰還巻線の誘起電圧を利用して前記発振制御用トランジスタのオンタイミングを早める一方、前記発振制御用トランジスタのオン期間中に前記出力電圧が所定の閾値に達しているときは、所定の強制オン期間が経過するまで、或いは、それよりも早く前記出力電圧が所定の閾値を下回るまで、前記発振制御用トランジスタのオフタイミングを遅らせる停止制御回路と；を有して成ることを特徴とする電源装置。

【請求項2】

一端が入力電圧の印加端に接続された1次入力巻線と、1次入力巻線と逆相の電圧が誘起される2次出力巻線と、1次入力巻線と同相の電圧が誘起される3次帰還巻線と、を備えたトランスと；1次入力巻線の他端と接地端との間に接続されたNチャネル型電界効果トランジスタである発振用トランジスタと；前記入力電圧の印加端と前記発振用トランジスタのゲートとの間に接続された起動用抵抗と、3次帰還巻線の一端と前記発振用トランジスタのゲートとの間に接続された正帰還回路と、を備え、前記入力電圧及び3次帰還巻線の一端に現れる誘起電圧を利用して前記発振用トランジスタをオンさせる起動回路と；前記発振用トランジスタのゲートと接地端との間に接続され、自身のオンによって前記発振用トランジスタをオフさせるn p n型バイポーラトランジスタである発振制御用トランジスタと；前記発振制御用トランジスタのベースと接地端との間に接続された第1キャパシタと、3次帰還巻線の一端と前記発振制御用トランジスタのベースとの間に接続された充放電回路と、を備え、3次帰還巻線の誘起電圧を利用して前記発振制御用トランジスタをオン／オフさせる停止回路と；2次出力巻線の両端間に現れる誘起電圧を平滑化して出力電圧を生成する出力平滑回路と；前記出力電圧が所定の閾値に達しているか否かを検出する出力検出回路と；アノードが3次帰還巻線の一端に接続されたダイオードと、前記ダイオードのカソードと前記発振制御用トランジスタのベースとの間に接続され、前記出力検出回路の検出結果に応じてオン／オフされるバイパススイッチと、前記ダイオードのカソードと接地端との間に接続された第2キャパシタと、を備え、前記発振制御用トランジスタのオフ期間中に前記出力電圧が所定の閾値に達しているときは、前記バイパススイッチをオンさせ、3次帰還巻線の誘起電圧を利用して前記発振制御用トランジスタのオンタイミングを早める一方、前記発振制御用トランジスタのオン期間中に前記出力電圧が所定の閾値に達しているときは、第2キャパシタの充電電荷を利用して前記バイパススイッチのオン状態を維持し、第2キャパシタの放電が進んで前記バイパススイッチをオン状態に維持することができなくなるまで、或いは、それよりも早く前記出力電圧が所定の閾値を下回って前記バイパススイッチがオフされるまで、前記発振制御用トランジスタのオフタイミングを遅らせる停止制御回路と；を有して成ることを特徴とする電源装置。

【請求項3】

前記充放電回路は、第1キャパシタの充電／放電双方に用いられる充放電経路と、第1キャパシタの放電にのみ用いられる放電専用経路と、を有して成ることを特徴とする請求項2に記載の電源装置。

【請求項4】

1次入力巻線の両端間にスナバ回路を有して成ることを特徴とする請求項2または請求項3に記載の電源装置。

【請求項5】

前記出力検出回路は、前記出力電圧が所定の閾値に達しているか否かに応じて点消灯されるフォトカプラ発光素子を有して成り、前記停止制御回路は、前記バイパススイッチとして、前記フォトカプラ発光素子からの光信号に応じてオン／オフされるフォトカプラ受光素子を有して成ることを特徴とする請求項2～請求項4のいずれかに記載の電源装置。

【請求項6】

機器の電源手段として、請求項1～請求項5のいずれかに記載の電源装置を有して成る
【発明の詳細な説明】機器。

【技術分野】**【0001】**

本発明は、入力電圧から所望の出力電圧を生成する電源装置及びこれを備えた電気機器に関するものであり、特に、RCC [Ringing Choke Converter] 方式の自励型スイッチング電源装置に関するものである。

【背景技術】**【0002】**

図6は、自励型スイッチング電源装置の一従来例を示すブロック図である。

【0003】

本図に示すように、従来より、RCC方式(フライバック方式)の自励型スイッチング電源装置は、トランジスタ101と、発振用トランジスタ102と、発振制御回路103と、出力平滑回路104と、出力電圧検出回路105と、を有して成り、3次帰還巻線Ndの一端に現れる誘起電圧Vdを利用して発振用トランジスタ102のゲートに正帰還をかけることで、外部パルスに依ることなく自励的に発振用トランジスタ102のオン／オフを行い、発振用トランジスタ102のオン期間中にトランジスタ101で蓄積されたエネルギーをオフ期間中に出力側へ放出する構成とされていた。

【0004】

また、上記構成から成る自励型スイッチング電源装置の多くは、図6に示すように、出力電圧Voの検出結果に応じて、発振用トランジスタ102のスイッチング周波数やオンデューティを可変制御し、出力電圧Voを安定化させる構成とされていた。

【0005】

ところで、RCC方式の自励型スイッチング電源装置は、一般に、負荷が軽く、出力電力が小さいほど、発振用トランジスタ102のスイッチング周波数が不要に高くなり、損失が増大して効率が低下するという特性を有している(図4の破線L2を参照)。

【0006】

そこで、このような軽負荷時の効率低下を回避すべく、従来より、RCC方式の自励型スイッチング電源装置には、図6に示すように、発振制御回路103にて、外部から入力される制御信号EX(例えば、機器の待機時にマイコンから入力される待機モード移行信号)を監視し、これに応じて発振用トランジスタ102の駆動モードを連続発振モードから間欠発振モードへと移行させる機能(待機時省電力機能)を備えたものも存在した。

【0007】

なお、上記に関連する従来技術の一例として、特許文献1には、軽負荷であっても、負荷によって出力線に流れる出力電流を検出した際には、動作状態と判定して自励発振動作を連続させる一方、出力線に出力電流が流れない場合には、待機状態と判定し、出力検出電圧を基準電圧と比較して出力電圧の定電圧制御を行う出力電圧検出回路に対して、遅延した出力検出電圧を入力し、連続発振動作から間欠発振動作へと誘導する自励式スイッチング電源回路が開示・提案されている。

【0008】

また、上記に関連する従来技術の他の一例として、特許文献2には、電流源からの電流により充電されるコンデンサと、オン時に前記コンデンサの充電電荷を出力端子に放電させるスイッチング手段と、前記コンデンサの充電電圧が第1の電圧となったときに前記スイッチング手段をオンさせ、前記コンデンサの充電電圧が該第1の電圧より小さい第2の

電圧となったときに前記スイッチング手段をオフさせる制御手段と、を有して成る間欠発振回路及び発振回路が開示・提案されている。

【特許文献1】特開2002-51546号公報

【特許文献2】特開2001-274658号公報

【発明の開示】

【発明が解決しようとする課題】

【0009】

確かに、図6に示したRCC方式の自励型スイッチング電源装置であれば、軽負荷時ににおける消費電力を効果的に低減することが可能である。

【0010】

しかしながら、図6に示したRCC方式の自励型スイッチング電源装置では、連続発振モードと間欠発振モードとの切換に際して、制御信号EXの外部入力を必要とするため、これが不可能なアプリケーションには適用することができなかつた。

【0011】

なお、特許文献1の従来技術は、所定値以上の出力電流が流れているか否かを検出して連続発振モードと間欠発振モードを切り換える構成であるため、所定値以上の出力電流が流れない限り、間欠発振モードから連続発振モードに切り換わらず、出力リップル電圧が大きくなるおそれがあった。

【0012】

また、特許文献2の従来技術は、間欠発振方式についてもスイッチング方式についても本願発明との共通点はなく、その本質的構成を異にするものであった。

【0013】

本発明は、上記の問題点に鑑み、出力リップル電圧の増大を招くことなく、軽負荷時の効率向上を実現することが可能な電源装置及びこれを備えた電気機器を提供することを目的とする。

【課題を解決するための手段】

【0014】

上記目的を達成すべく、本発明に係る電源装置は、1次入力巻線、2次出力巻線、並びに、3次帰還巻線を備えたトランスと；1次入力巻線に直列接続された発振用トランジスタと；入力電圧及び3次帰還巻線の誘起電圧を利用して前記発振用トランジスタをオンさせる起動回路と；自身のオンによって前記発振用トランジスタをオフさせる発振制御用トランジスタと；3次帰還巻線の誘起電圧を利用して前記発振制御用トランジスタをオン／オフさせる停止回路と；2次出力巻線の両端間に現れる誘起電圧を平滑化して出力電圧を生成する出力平滑回路と；前記出力電圧が所定の閾値に達しているか否かを検出する出力検出回路と；前記発振制御用トランジスタのオフ期間中に前記出力電圧が所定の閾値に達しているときは、3次帰還巻線の誘起電圧を利用して前記発振制御用トランジスタのオンタイミングを早める一方、前記発振制御用トランジスタのオン期間中に前記出力電圧が所定の閾値に達しているときは、所定の強制オン期間が経過するまで、或いは、それよりも早く前記出力電圧が所定の閾値を下回るまで、前記発振制御用トランジスタのオフタイミングを遅らせる停止制御回路と；を有して成る構成（第1の構成）とされている。

【0015】

より具体的に述べると、本発明に係る電源装置は、一端が入力電圧の印加端に接続された1次入力巻線と、1次入力巻線と逆相の電圧が誘起される2次出力巻線と、1次入力巻線と同相の電圧が誘起される3次帰還巻線と、を備えたトランスと；1次入力巻線の他端と接地端との間に接続されたNチャネル型電界効果である発振用トランジスタと；前記入力電圧の印加端と前記発振用トランジスタのゲートとの間に接続された起動用抵抗と、3次帰還巻線の一端と前記発振用トランジスタのゲートとの間に接続された正帰還回路と、を備え、前記入力電圧及び3次帰還巻線の一端に現れる誘起電圧を利用して前記発振用トランジスタをオンさせる起動回路と；前記発振用トランジスタのゲートと接地端との間に接続され、自身のオンによって前記発振用トランジスタをオフさせるn p n型バイポーラ

トランジスタである発振制御用トランジスタと；前記発振制御用トランジスタのベースと接地端との間に接続された第1キャパシタと、3次帰還巻線の一端と前記発振制御用トランジスタのベースとの間に接続された充放電回路とを備え、3次帰還巻線の誘起電圧を利用して前記発振制御用トランジスタをオン／オフさせる停止回路と；2次出力巻線の両端間に現れる誘起電圧を平滑化して出力電圧を生成する出力平滑回路と；前記出力電圧が所定の閾値に達しているか否かを検出する出力検出回路と；アノードが3次帰還巻線の一端に接続されたダイオードと、前記ダイオードのカソードと前記発振制御用トランジスタのベースとの間に接続され、前記出力検出回路の検出結果に応じてオン／オフされるバイパススイッチと、前記ダイオードのカソードと接地端との間に接続された第2キャパシタとを備え、前記発振制御用トランジスタのオフ期間中に前記出力電圧が所定の閾値に達しているときは、前記バイパススイッチをオンさせ、3次帰還巻線の誘起電圧を利用して前記発振制御用トランジスタのオンタイミングを早める一方、前記発振制御用トランジスタのオン期間中に前記出力電圧が所定の閾値に達しているときは、第2キャパシタの充電電荷を利用して前記バイパススイッチのオン状態を維持し、第2キャパシタの放電が進んで前記バイパススイッチをオン状態に維持することができなくなるまで、或いは、それよりも早く前記出力電圧が所定の閾値を下回って前記バイパススイッチがオフされるまで、前記発振制御用トランジスタのオフタイミングを遅らせる停止制御回路と；を有して成る構成（第2の構成）とされている。

【0016】

なお、上記第2の構成から成る電源装置において、前記充放電回路は、第1キャパシタの充電／放電双方に用いられる充放電経路と、第1キャパシタの放電にのみ用いられる放電専用経路と、を有して成る構成（第3の構成）にするとよい。

【0017】

また、上記第2または第3の構成から成る電源装置は、1次入力巻線の両端間にスナバ回路を有して成る構成（第4の構成）にするとよい。

【0018】

また、上記第2～第4何れかの構成から成る電源装置にて、前記出力検出回路は、前記出力電圧が所定の閾値に達しているか否かに応じて点消灯されるフォトカプラ発光素子を有して成り、前記停止制御回路は、前記バイパススイッチとして、前記フォトカプラ発光素子からの光信号に応じてオン／オフされるフォトカプラ受光素子を有して成る構成（第5の構成）にするとよい。

【0019】

また、本発明に係る電気機器は、機器の電源手段として、上記第1～第5いずれかの構成から成る電源装置を有して成る構成（第6の構成）とされている。

【発明の効果】

【0020】

本発明に係る電源装置及びこれを備えた電気機器であれば、出力リップル電圧の増大を招くことなく、軽負荷時の効率向上を実現することが可能となる。

【発明を実施するための最良の形態】

【0021】

図1は、本発明に係る自励型スイッチング電源装置の第1実施形態を示す図である。

【0022】

本図に示す通り、本実施形態の電源装置は、トランス1と、発振用トランジスタ2と、起動回路3と、発振制御用トランジスタ4と、停止回路5と、出力平滑回路6と、出力検出回路7と、停止制御回路8と、スナバ回路9と、入力平滑回路10と、を有して成る。

【0023】

トランス1は、一端が入力電圧V_iの印加端に接続された1次入力巻線N_p（巻き数：n_p）と、1次入力巻線N_pと逆相の電圧（誘起電圧V_s）が誘起される2次出力巻線N_s（巻き数：n_s）と、1次入力巻線N_pと同相の電圧（誘起電圧V_d）が誘起される3次帰還巻線N_d（巻き数：n_d）と、を備えて成る。

【0024】

発振用トランジスタ2は、1次入力巻線N_Pの他端と接地端との間に接続されたNチャネル型電界効果トランジスタQ1である。

【0025】

起動回路3は、抵抗R1～R3と、キャパシタC3と、を有して成る。抵抗R1は、入力電圧V_iの印加端とトランジスタQ1のゲートとの間に接続されている。抵抗R2は、トランジスタQ1のゲートと接地端との間に接続されている。抵抗R3及びキャパシタC3は、トランジスタQ1のゲートと3次帰還巻線N_dの一端（誘起電圧V_dの引出端）との間に直列接続されている。

【0026】

発振制御用トランジスタ4は、トランジスタQ1のゲートと接地端との間に接続されたn_pn型バイポーラトランジスタQ2である。

【0027】

停止回路5は、抵抗R4～R5と、キャパシタC1と、ダイオードD1と、を有して成る。抵抗R4の一端とダイオードD1のカソードは、いずれも3次帰還巻線N_dの一端に接続されている。ダイオードD1のアノードは、抵抗R5の一端に接続されている。抵抗R4～R5の他端は、いずれもトランジスタQ2のベースに接続されている。キャパシタC1は、トランジスタQ2のベースと接地端との間に接続されている。

【0028】

出力平滑回路6は、ダイオードD3と、キャパシタC5と、を有して成る。ダイオードD3のアノードは、2次出力巻線N_sの一端に接続されている。ダイオードD3のカソードは、キャパシタC5の一端に接続されている。キャパシタC5の他端は、2次出力巻線N_sの他端に接続される一方、接地端にも接続されている。キャパシタC5の両端間電圧は、出力電圧V_oとして引き出される。

【0029】

出力検出回路7は、抵抗R7～R9と、n_pn型バイポーラトランジスタQ4と、ツェナダイオードZDと、を有して成る。ツェナダイオードZDのカソードは、キャパシタC5の一端（高電位端）に接続されている。ツェナダイオードZDのアノードは、抵抗R8を介してトランジスタQ4のベースに接続される一方、抵抗R9を介して接地端にも接続されている。トランジスタQ4のコレクタは、抵抗R7を介して停止制御回路8の信号入力端（後述するトランジスタQ3のベース）に接続されている。トランジスタQ4のエミッタは、接地端に接続されている。

【0030】

停止制御回路8は、抵抗R6と、ダイオードD2と、p_np型バイポーラトランジスタQ3と、キャパシタC2と、を有して成る。ダイオードD2のアノードは、3次帰還巻線N_dの一端に接続されている。ダイオードD2のカソードは、抵抗R6を介してトランジスタQ3のエミッタに接続される一方、キャパシタC2を介して接地端にも接続されている。トランジスタQ3のコレクタは、トランジスタQ2のベースに接続されている。

【0031】

スナバ回路9は、抵抗R10と、ダイオードD4と、キャパシタC4を有して成る。抵抗R10とキャパシタC4の各一端は、いずれも1次入力巻線N_Pの一端に接続されている。抵抗R10とキャパシタC4の各他端は、いずれもダイオードD4のカソードに接続されている。ダイオードD4のアノードは、1次入力巻線N_Pの他端に接続されている。

【0032】

入力平滑回路10は、入力電圧V_iの印加端と接地端との間に接続されたキャパシタC6から成る。

【0033】

次に、上記構成から成る自励型スイッチング電源装置の動作について詳細に説明する。

【0034】

まず、連続発振動作の原理について、先出の図1とともに、図2を参照しながら詳細な

説明を行う。

【0035】

図2は、1次入力巻線N_Pの他端電圧V_P、及び、3次帰還巻線N_dの誘起電圧V_dの一挙動例を示す電圧波形図である。

【0036】

入力電圧V_iが印加されると、抵抗R₁を介して、トランジスタQ₁のゲート電圧V_xが上昇する。そして、トランジスタQ₁のゲート電圧V_xがオンスレッシュルド電圧に達したとき、トランジスタQ₁がオンする。

【0037】

トランジスタQ₁がオンすると、1次入力巻線N_Pの他端電圧V_Pは接地電位となり、1次巻線N_Pには電流が流れ、その両端間には所定の電位差（ほぼ入力電圧V_i）がかかる。このように、1次巻線N_Pの両端間に電位差V_iが生じると、3次帰還巻線N_dにも両者の巻線比（n_d / n_P）に応じた誘起電圧V_d（= n_d / n_P × V_i）が生じる。その結果、トランジスタQ₁のゲートには、抵抗R₁を介する経路だけでなく、キャパシタC₃と抵抗R₃を介する経路でも、電荷が送り込まれる形となる。従って、トランジスタQ₁のゲート電圧V_xは、抵抗R₁のみを介して電荷の供給を受ける場合よりも素早く上昇され、トランジスタQ₁は、速やかに安定状態に移行される。

【0038】

また、3次帰還巻線N_dに正の誘起電圧V_dが生じると、抵抗R₄を介してキャパシタC₁に電荷が蓄えられる。そして、キャパシタC₁の端子電圧（充電電圧）が上昇し、トランジスタQ₂のエミッタ・ベース間電圧がそのオンスレッシュルド電圧に達したとき、トランジスタQ₂がオンして、トランジスタQ₁のゲート電圧V_xを接地電位まで引き落とす形となる。従って、トランジスタQ₂のオンによりトランジスタQ₁がオフされる。

【0039】

このとき、出力電圧V_oが所定の閾値に達しておらず、ツェナダイオードZDがオンしていないければ、トランジスタQ₄及びトランジスタQ₃は、いずれもオフしているので、キャパシタC₁への充電経路は、抵抗R₄を介する経路のみとなる。従って、キャパシタC₁の電圧上昇速度（充電速度）は、単純に抵抗R₄とキャパシタC₁の時定数によって決まる事になる。

【0040】

一方、出力電圧V_oが所定の閾値に達しており、ツェナダイオードZDがオンしているときには、トランジスタQ₄及びトランジスタQ₃がいずれもオンされるので、キャパシタC₁には、抵抗R₄を介する経路だけでなく、ダイオードD₂、抵抗R₆、並びに、トランジスタQ₃を介する経路でも、電荷が送り込まれる形となる。

【0041】

従って、抵抗R₄の抵抗値（数 [kΩ]）に比べて、抵抗R₆の抵抗値を小さい値（数百 [Ω]）に設定することで、ツェナダイオードZDがオフしているときに比べて、トランジスタQ₂のオンタイミングを早めることができる。すなわち、出力電圧V_oが所定の閾値（目標値）に達していることに鑑み、トランジスタQ₁のエネルギーチャージ期間を短くして出力電圧V_oを所望値に合わせ込むことが可能となる。

【0042】

トランジスタQ₂のオンによって、トランジスタQ₁がオフされることにより、1次入力巻線N_Pの両端間には逆起電力が発生するので、全ての極性が反転され、2次出力巻線N_sの誘起電圧V_sは、それまでのマイナス電位（- n_s / n_P × V_i）からプラス電位に反転される。その結果、ダイオードD₃が導通され、キャパシタC₅に電荷が蓄積されて、出力電圧V_oが生じることになる。

【0043】

このとき、3次帰還巻線N_dの誘起電圧V_dは、それまでのプラス電位（n_d / n_P × V_i）からマイナス電位（- n_d / n_s × V_o）に反転される。このような極性反転により、ダイオードD₁が導通するので、キャパシタC₁の電荷は、抵抗R₄を介する経路だ

けでなく、抵抗R 5とダイオードD 1を介する経路でも引き抜かれる形となる。従って、出力電圧V oが所定の閾値に達しておらず、ツエナダイオードZDがオフしていれば、トランジスタQ 2は、キャパシタC 1の放電に伴って遅滞なくオフされることになる。

【0044】

なお、本実施形態の停止回路9には、上記のように、キャパシタC 1の充放電回路として、キャパシタC 1の充電／放電双方に用いられる充放電経路（抵抗R 4）だけでなく、キャパシタC 1の放電にのみ用いられる放電専用経路（抵抗R 5及びダイオードD 1）が設けられている。このような構成とすることにより、キャパシタC 1の充電時における正の誘起電圧V d（= n d / n p × V i）と、放電時における負の誘起電圧V d（= - n d / n s × V o）を双方考慮して、抵抗R 4～R 5の抵抗値を適宜調整することにより、キャパシタC 1の充放電波形を所望の波形に整形することが可能となる。

【0045】

また、2次出力巻線N sの両端間に出力電圧V oが生じたとき、1次巻線N pの他端電圧V pは、それまでの接地電位からプラス電位（n p / n s × V o + V i）に上昇する。このような極性反転に際して、1次巻線N pの他端電圧V pには、1次巻線N pの漏洩インダクタンスによるスパイク電圧を生じるが、当該スパイク電圧は、1次入力巻線N pの両端間に設けられたスナバ回路9によって、回路に支障を生じない電圧レベル（トランジスタQ 1の耐圧レベル以下）に抑制されている。

【0046】

上記極性反転の後、トランジスタQ 1のオン期間中に蓄えられたトランス1のエネルギーを全て2次出力巻線N sに伝達し終わる、すなわち、2次出力巻線N sがダイオードD 3を介して電流を全て流し切ると、1次入力巻線N pの他端電圧V pには、1次入力巻線N pの寄生インダクタンス成分とトランジスタQ 1のソース・ドレイン間に付随する寄生容量成分によるリングが発生する。また、これに誘起される形で、3次帰還巻線V dの誘起電圧V dにも、同相のリングが生じる。

【0047】

このとき、3次帰還巻線V dの誘起電圧V dは、それまでのマイナス電位から一時的にプラス電位に立ち上がるため、キャパシタC 3及び抵抗R 3を介して、トランジスタQ 1のゲート電圧V xが上昇し、トランジスタQ 1が再びオンされる。そして、以後も先述の動作が繰り返される。このようにして、本実施形態の自励型スイッチング電源装置では、連続発振動作が実現されている。

【0048】

次に、間欠発振動作の原理について、先出の図1とともに、図3を参照しながら詳細な説明を行う。

【0049】

図3は、本実施形態における自励型スイッチング電源装置の間欠発振動作を説明するための電圧波形図である。

【0050】

先にも述べたように、トランジスタQ 1がオンされ、1次巻線N pの両端間に電位差V iが生じると、3次帰還巻線N dにも正の誘起電圧V dが生じる。このとき、キャパシタC 2では、ダイオードD 2を介して電荷が蓄えられ、正の端子電圧V yが生成される。

【0051】

キャパシタC 2が設けられていない場合、トランジスタQ 1のオフ期間には、3次帰還巻線N dの誘起電圧V dがマイナス電位となるので、たとえツエナダイオードZDが長時間に亘ってオンとなっている状態（例えば軽負荷状態）であっても、トランジスタQ 3は動作し得ず、キャパシタC 1が遅滞なく放電されて、トランジスタQ 2がオフとされ、先述の連続発振動作が継続されてしまう。その結果、軽負荷時の効率低下が生じる。

【0052】

一方、本実施形態における自励型スイッチング電源装置では、トランジスタQ 1のオフ期間（誘起電圧V dのマイナス期間）であっても、キャパシタC 2の端子電圧V yを用い

て、トランジスタQ3を動作可能な状態に維持することができる。従って、トランジスタQ1のオフ期間でも、ツエナダイオードZDがオンされているときには、トランジスタQ4及びトランジスタQ3がオンされるので、抵抗R6及びトランジスタQ3を介して、キャパシタC2からキャパシタC1に電荷を供給することが可能となる。

【0053】

すなわち、キャパシタC1は、停止回路5を構成する充放電回路（抵抗R4～R5及びダイオードD1）を介して、電荷を引き抜かれる一方、トランジスタQ3を介して、キャパシタC2から電荷を補充されるので、当該電荷補充だけトランジスタQ2のオフタイミングが遅延される形となる。

【0054】

このように、トランジスタQ1のオフ期間（トランジスタQ2のオン期間）において、ツエナダイオードZDがオンとなっていれば、キャパシタC2からキャパシタC1への電荷補充によって、トランジスタQ2は強制的にオン状態に維持される。この状態では、トランジスタQ1のゲート電圧Vxが接地電位に引き落とされているので、2次出力巻線NsがダイオードD3を介して電流を全て流し切り、3次帰還巻線Vdの誘起電圧Vdにリングが発生しても、トランジスタQ1がオンすることはない。

【0055】

なお、誘起電圧Vdのリングは、時間の経過とともに減衰していくため、その振幅がトランジスタQ1のオンスレッショルド電圧以下まで減衰すれば、それ以後にトランジスタQ2がオフとなり、トランジスタQ1のゲート電圧Vxがリングに応じて上昇したとしても、トランジスタQ1がオンすることはない。

【0056】

また、先にも述べたように、トランジスタQ1のオフ期間には、3次帰還巻線Ndの誘起電圧Vdがマイナス電位となっているので、キャパシタC2への電荷の供給はなく、キャパシタC2の端子電圧Vyは、低下する一方となる。

【0057】

従って、キャパシタC2を設けたことにより、トランジスタQ2のオフタイミングは、キャパシタC2の放電が進んでトランジスタQ3をオン状態に維持することができなくなるまで、或いは、それよりも早く出力電圧Voが所定の閾値を下回ってトランジスタQ3がオフされるまで、遅延されることになる。

【0058】

上記のように、トランジスタQ2のオフタイミングを遅らせることによって、連続発振動作が一旦停止されると、キャパシタC2によるトランジスタQ2の強制オン期間（トランジスタQ1の強制オフ期間）が経過し、初回起動時と同様、抵抗R1を介してトランジスタQ1のゲート電圧Vxがオンスレッショルド電圧Vthに高められるまで、装置は発振休止状態となる。

【0059】

すなわち、装置の発振休止期間は、キャパシタC2によるトランジスタQ2の強制オン期間（トランジスタQ1の強制オフ期間）と、抵抗R1によるトランジスタQ1の再起動期間との合算期間となる。

【0060】

このように、本実施形態における自励型スイッチング電源装置であれば、出力電圧Voの検出結果に基づいて、トランジスタQ1の駆動モードを連続発振モードから間欠発振モードへと自動的に移行させることができるので、軽負荷時における消費電力を効果的に低減することが可能である。

【0061】

また、本実施形態における自励型スイッチング電源装置では、トランジスタQ1のオフ期間（トランジスタQ2のオン期間）にツエナダイオードZDがオン状態を維持していても、キャパシタC2にチャージされている電荷がなくなれば、トランジスタQ3はオフされるので、トランジスタQ2は、出力電圧Voが所定の閾値を下回って、ツエナダイオード

トZDがオフするのを待つことなく、オフされることになる。

【0062】

すなわち、本実施形態における自励型スイッチング電源装置であれば、キャパシタC2の容量を適宜調整することにより、トランジスタQ1の駆動モードを間欠発振モードから連続発振モードへ復帰させるタイミングを任意に設定することが可能となる。

【0063】

従って、本実施形態における自励型スイッチング電源装置であれば、トランジスタQ1の駆動モードを連続発振モードから間欠発振モードに自動移行させることで、軽負荷時の効率向上を実現するだけでなく、連続発振モードへの復帰タイミングを任意に設定することで、出力リップル電圧の増大を回避することも可能となる。

【0064】

なお、キャパシタC2がチャージされていても、トランジスタQ1のオフ期間（トランジスタQ2のオン期間）にツエナダイオードZDがオフであれば、間欠発振動作への移行はなく、連続発振動作が継続される。また、トランジスタQ1のオフ期間（トランジスタQ2のオン期間）にツエナダイオードZDがオンであり、キャパシタC2の端子電圧V_yを用いてトランジスタQ2が一旦オン状態に維持された場合でも、3次帰還巻線N_dの誘起電圧V_dにリングが生じる前に、或いは、当該リングが減衰し切る前に、ツエナダイオードZDがオフとなった場合やキャパシタC2にチャージされている電荷がなくなった場合には、連続発振動作が継続される。

【0065】

上記したように、本発明に係る自励型スイッチング電源装置は、1次入力巻線N_p、2次出力巻線N_s、並びに、3次帰還巻線N_dを備えたトランス1と；1次入力巻線N_pに直列接続された発振用トランジスタ2と；入力電圧V_i及び3次帰還巻線N_dの誘起電圧V_dを利用して発振用トランジスタ2をオンさせる起動回路3と；自身のオンによって発振用トランジスタ2をオフさせる発振制御用トランジスタ4と；3次帰還巻線N_dの誘起電圧V_dを利用して発振制御用トランジスタ2をオン／オフさせる停止回路5と；2次出力巻線N_sの両端間に現れる誘起電圧V_sを平滑化して出力電圧V_oを生成する出力平滑回路6と；出力電圧V_oが所定の閾値に達しているか否かを検出する出力検出回路7と；発振制御用トランジスタ4のオフ期間中に出力電圧V_oが所定の閾値に達しているときは3次帰還巻線N_dの誘起電圧V_dを利用して発振制御用トランジスタ4のオンタイミングを早める一方、発振制御用トランジスタ4のオン期間中に出力電圧V_oが所定の閾値に達しているときは、所定の強制オン期間が経過するまで、或いは、それよりも早く出力電圧V_oが所定の閾値を下回るまで、発振制御用トランジスタ4のオフタイミングを遅らせる停止制御回路8と；を有して成る構成とされている。

【0066】

より具体的に述べると、本発明に係る自励型スイッチング電源装置は、一端が入力電圧V_iの印加端に接続された1次入力巻線N_pと、1次入力巻線N_pと逆相の電圧が誘起される2次出力巻線N_sと、1次入力巻線N_pと同相の電圧が誘起される3次帰還巻線N_dと、を備えたトランス1と；1次入力巻線N_pの他端と接地端との間に接続されたNチャネル型電界効果トランジスタQ1である発振用トランジスタ2と；入力電圧V_iの印加端とトランジスタQ1のゲートとの間に接続された起動用抵抗R₁と、3次帰還巻線N_dの一端とトランジスタQ1のゲートとの間に接続された正帰還回路（抵抗R₃及びキャパシタC₃）と、を備え、入力電圧V_i及び3次帰還巻線N_dの一端に現れる誘起電圧V_dを利用してトランジスタQ1をオンさせる起動回路3と；トランジスタQ1のゲートと接地端との間に接続され、自身のオンによってトランジスタQ1をオフさせるn_pn型バイポーラトランジスタQ2である発振制御用トランジスタ4と；トランジスタQ2のベースと接地端との間に接続された第1キャパシタC₁と、3次帰還巻線N_dの一端とトランジスタQ2のベースとの間に接続された充放電回路（抵抗R₄など）とを備え、3次帰還巻線N_dの誘起電圧V_dを利用してトランジスタQ2をオン／オフさせる停止回路5と；2次出力巻線N_sの両端間に現れる誘起電圧V_sを平滑化して出力電圧V_oを生成する出力平

滑回路6と；出力電圧V_oが所定の閾値に達しているか否かを検出する出力検出回路7と；アノードが3次帰還巻線N_dの一端に接続されたダイオードD₂と、ダイオードD₂のカソードとトランジスタQ₂のベースとの間に接続され、出力検出回路7の検出結果に応じてオン／オフされるバイパススイッチ（第1実施形態ではトランジスタQ₃）と、ダイオードD₂のカソードと接地端との間に接続された第2キャパシタC₂と、を備え、トランジスタQ₂のオフ期間中に出力電圧V_oが所定の閾値に達しているときは、前記バイパススイッチをオンさせ、3次帰還巻線N_dの誘起電圧V_dを利用してトランジスタQ₂のオンタイミングを早める一方、トランジスタQ₂のオン期間中に出力電圧V_oが所定の閾値に達しているときは、第2キャパシタC₂の充電電荷を利用して前記バイパススイッチのオン状態を維持し、第2キャパシタC₂の放電が進んで前記バイパススイッチがオフされるまで、或いは、それよりも早く出力電圧V_oが所定の閾値を下回って前記バイパススイッチがオフされるまで、トランジスタQ₂のオフタイミングを遅らせる停止制御回路8と；を有して成る構成とされている。

【0067】

このような構成とすることにより、出力リップル電圧の増大を招くことなく、軽負荷時の効率向上を実現することが可能となる。

【0068】

図4は、軽負荷時における効率向上を説明するための図（出力電力と効率との相関図）である。なお、本図において、実線L₁は、本発明を適用した自励型スイッチング電源装置の効率を示しており、破線L₂は、従来構成（連続発振動作を常時継続する構成）の自励型スイッチング電源装置の効率を参考までに示している。本図に示すように、本実施形態の自励型スイッチング電源装置であれば、従来構成の自励型スイッチング電源装置に比べて、軽負荷時の効率（言い換えれば、間欠発振動作が行われる出力電力区間の効率）を大幅に向上することが可能となる。

【0069】

なお、本発明の構成は、上記実施形態のほか、発明の主旨を逸脱しない範囲で種々の変更を加えることが可能である。

【0070】

例えば、上記実施形態では、出力検出回路7と停止制御回路8との間を絶縁しない構成を例に挙げて説明を行ったが、本発明の構成はこれに限定されるものではなく、図5に示すように、フォトカプラを用いて、出力検出回路7' と停止制御回路8' との間を絶縁しても構わない。

【0071】

なお、図5に示す自励型スイッチング電源装置において、出力検出回路7' は、出力電圧V_oが所定の閾値に達しているか否かに応じて点消灯されるフォトカプラ発光素子（発光ダイオードLED）を有して成り、また、停止制御回路8' は、前記バイパススイッチとして、先述のトランジスタQ₃に代えて、発光ダイオードLEDからの光信号に応じてオン／オフされるフォトカプラ受光素子（フォトトランジスタPT）を有して成る。

【0072】

このような構成とすることにより、トランス1の1次側と2次側を絶縁することができるので、例えば、水回りで使用される洗濯機やIHクッキングヒータなどの家電製品に搭載される電源装置について、その安全性を高めることが可能となる。

【0073】

また、上記実施形態では、ツェナダイオードZDのオン／オフに応じて出力電圧V_oの検出を行う構成を例に挙げて説明を行ったが、本発明の構成はこれに限定されるものではなく、より高精度の検出が必要である場合には、出力電圧V_o（或いはその分圧電圧）と所定の閾値電圧とを比較するコンパレータを設け、その比較結果を停止制御回路8に送出する構成としても構わない。

【産業上の利用可能性】

【0074】

本発明は、洗濯機やIHクッキングヒータなどの家電製品、バッテリ充電器やACアダプタなど、種々の電気機器に搭載される電源装置に幅広く適用することが可能である。

【図面の簡単な説明】

【0075】

【図1】は、本発明に係る自励型スイッチング電源装置の第1実施形態を示す回路図である。

【図2】は、1次入力巻線N_Pの他端電圧V_P、及び、3次帰還巻線N_dの誘起電圧V_dの一挙動例を示す電圧波形図である。

【図3】は、本実施形態における自励型スイッチング電源装置の間欠発振動作を説明するための電圧波形図である。

【図4】は、軽負荷時における効率向上を説明するための図である。

【図5】は、本発明に係る自励型スイッチング電源装置の第2実施形態を示す回路図である。

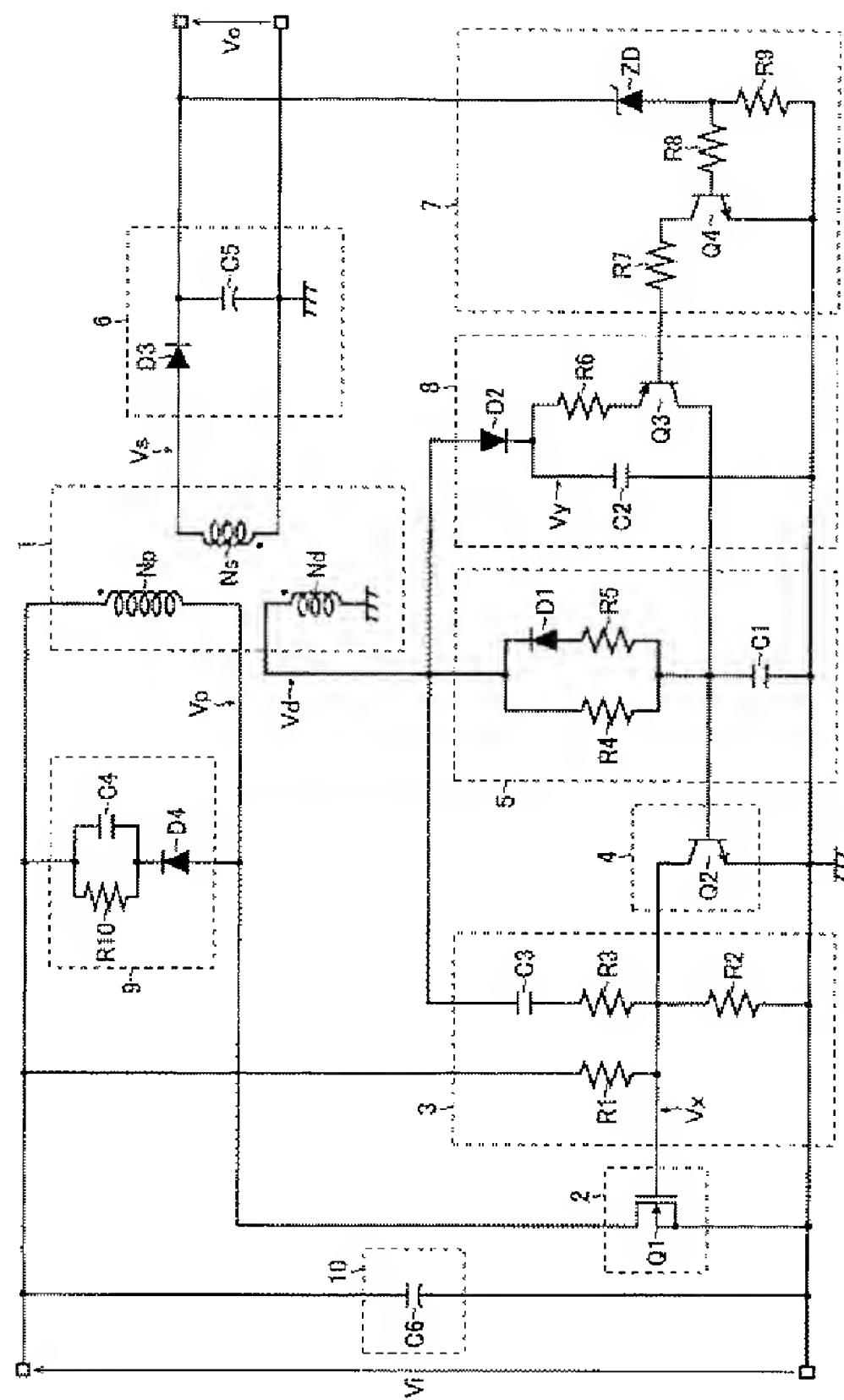
【図6】は、自励型スイッチング電源装置の一従来例を示すブロック図である。

【符号の説明】

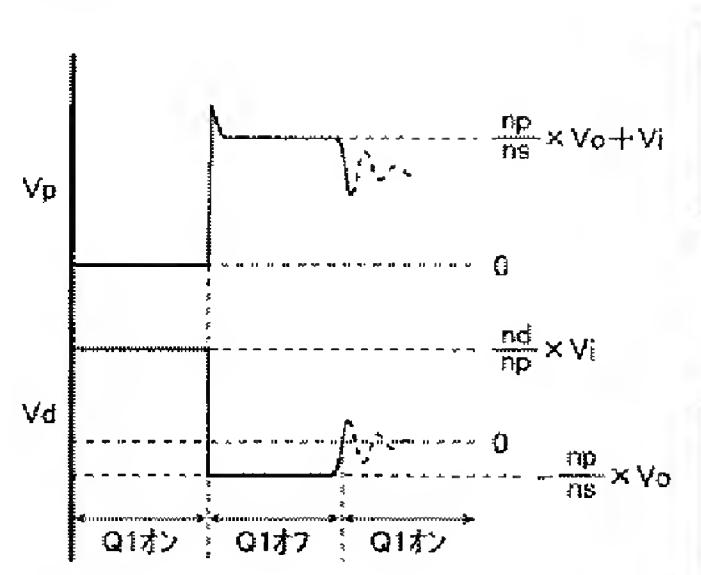
【0076】

- 1 トランス
- 2 発振用トランジスタ
- 3 起動回路
- 4 発振制御用トランジスタ
- 5 停止回路
- 6 出力平滑回路
- 7、7' 出力電圧検出回路
- 8、8' 停止制御回路
- 9 スナバ回路
- 10 入力平滑回路
- N_P 1次入力巻線
- N_S 2次出力巻線
- N_d 3次帰還巻線
- Q1 Nチャネル型電界効果トランジスタ
- Q2 n p n型バイポーラトランジスタ
- Q3 p n p型バイポーラトランジスタ
- Q4 n p n型バイポーラトランジスタ
- R1～R11 抵抗
- C1～C6 キャパシタ
- D1～D4 ダイオード
- ZD ツエナダイオード
- LED フォトカプラ発光素子（発光ダイオード）
- PT フォトカプラ受光素子（フォトトランジスタ）

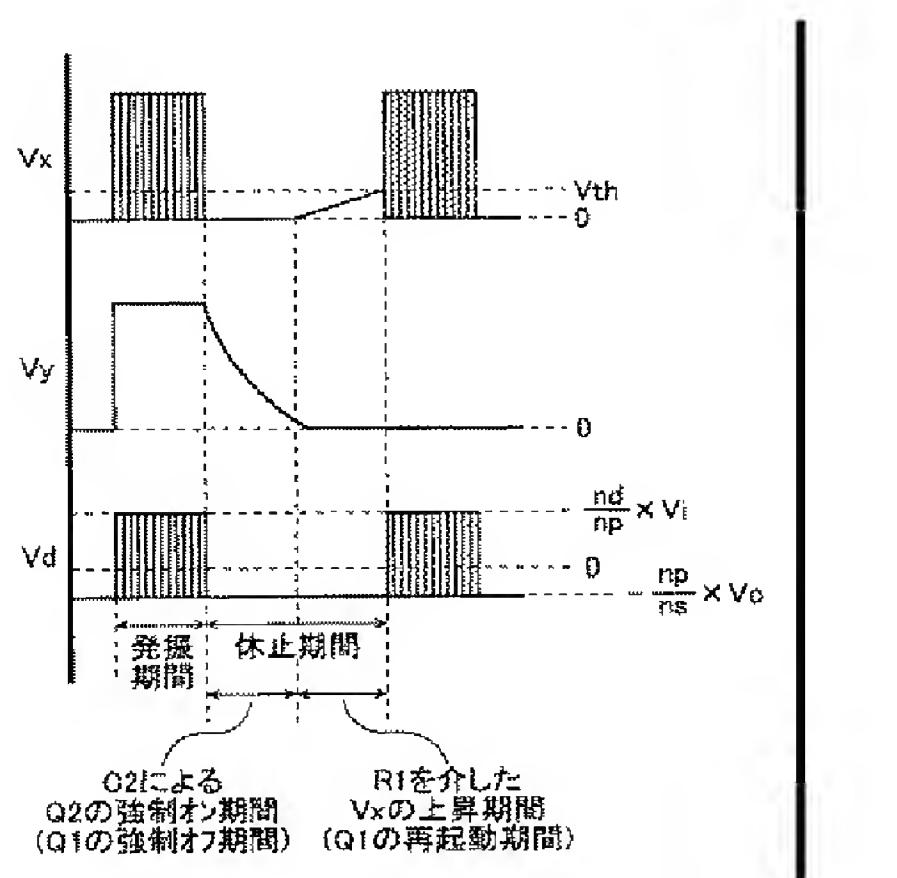
【図1】



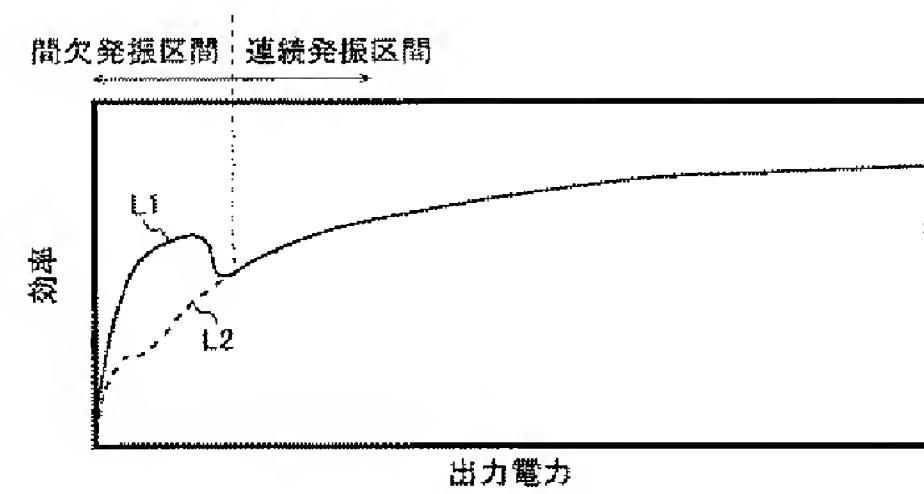
【図2】



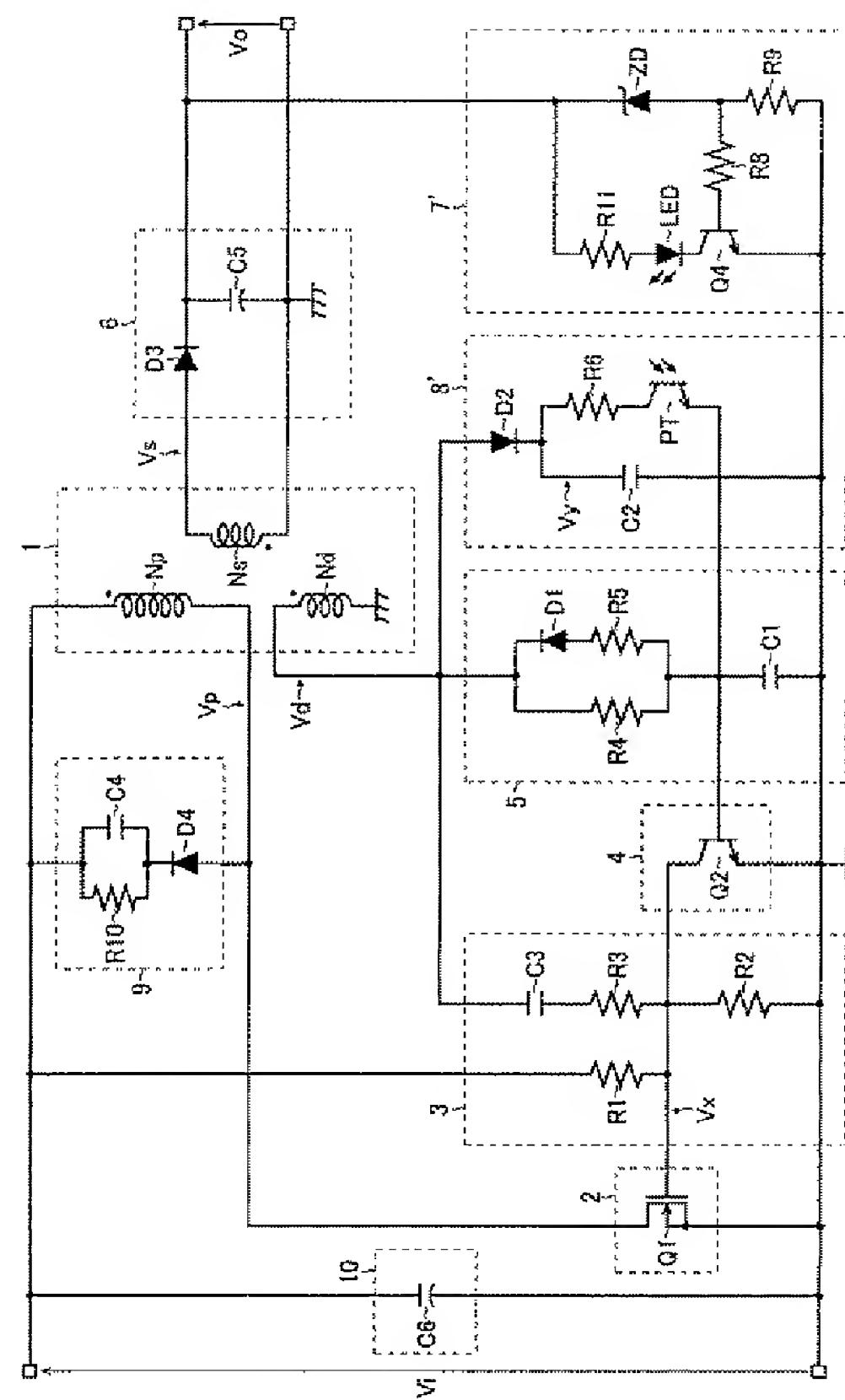
【図3】



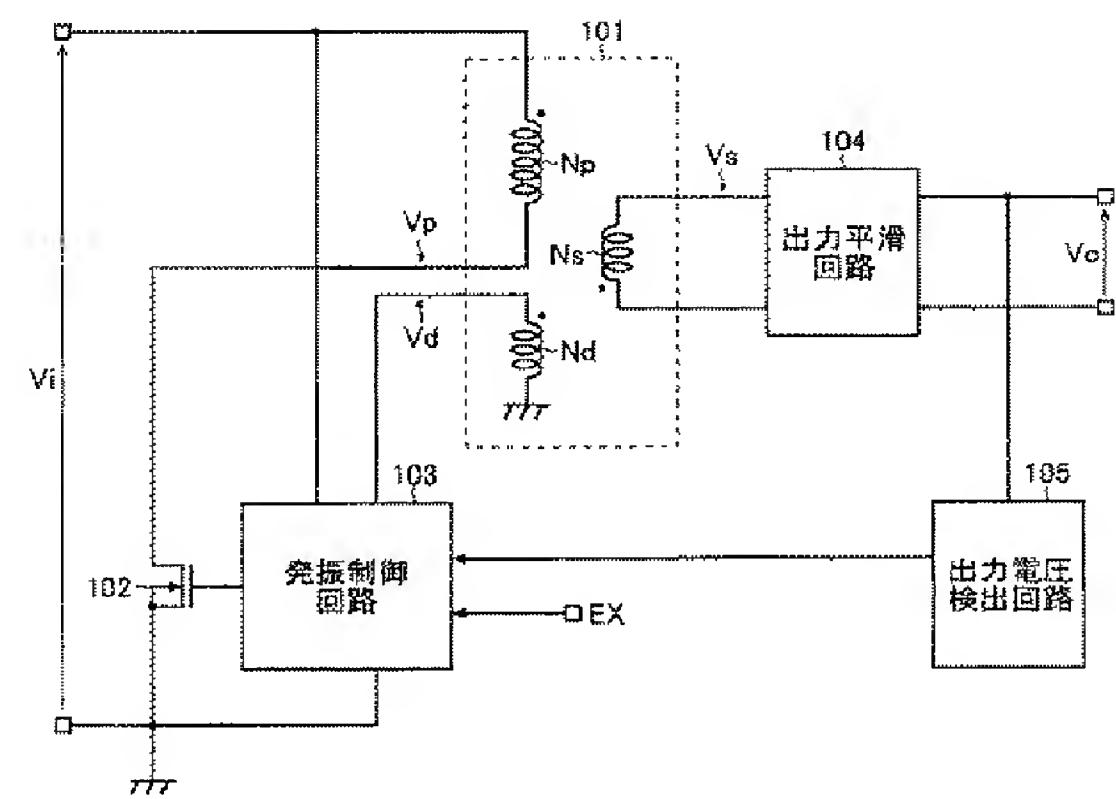
【図4】



【図5】



【図6】



POWER SUPPLY DEVICE AND ELECTRIC APPARATUS EQUIPPED THEREWITH

Publication number: JP2007336726 (A)

Also published as:

Publication date: 2007-12-27

US2008007976 (A1)

Inventor(s): MIZUNO JUN +

CN101090238 (A)

Applicant(s): ROHM CO LTD +

Classification:

- **international:** H02M3/28

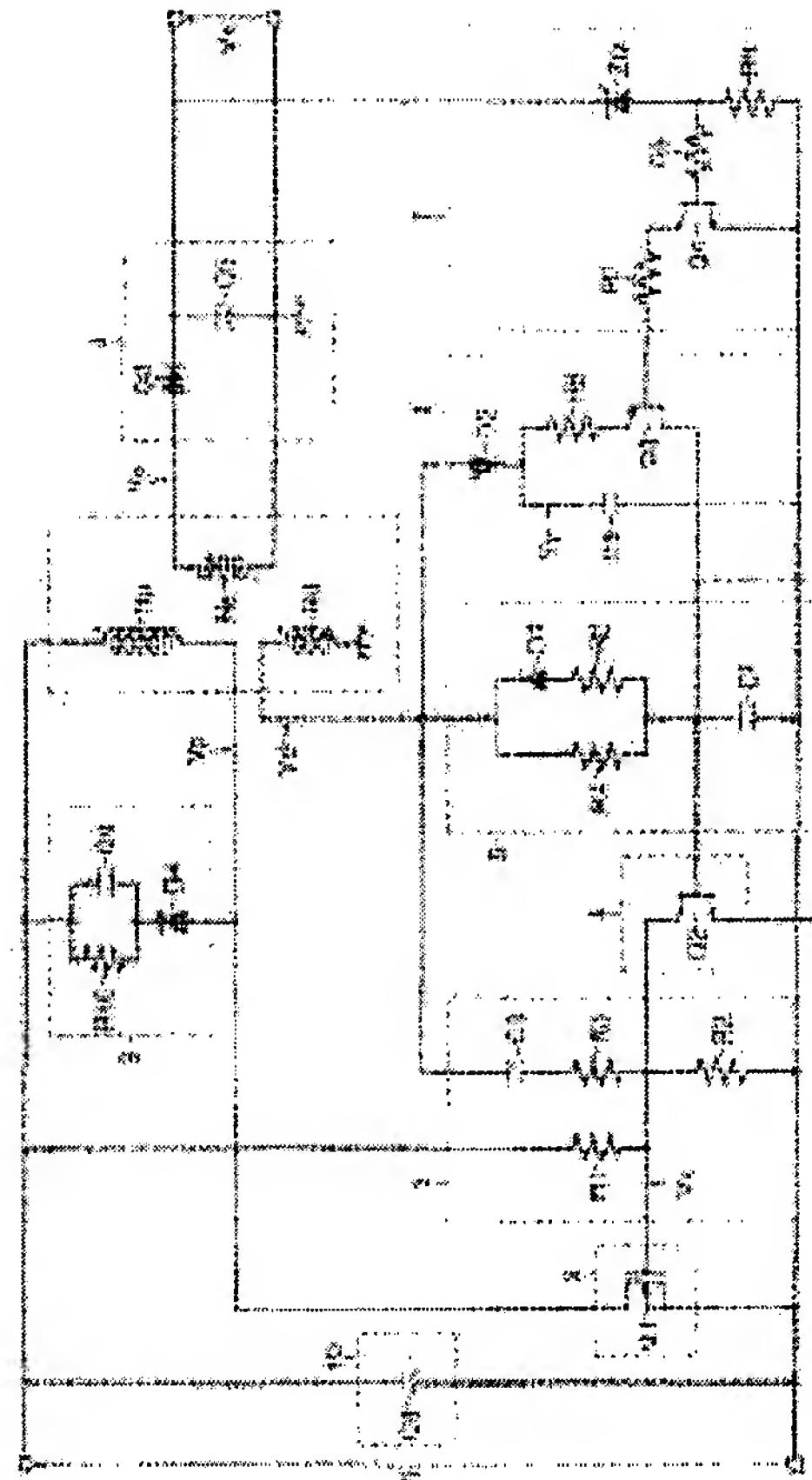
- **European:** H02M3/338C

Application number: JP20060166901 20060616

Priority number(s): JP20060166901 20060616

Abstract of JP 2007336726 (A)

PROBLEM TO BE SOLVED: To provide a power supply device capable of achieving improvement of efficiency during light load without causing an increase in an output ripple voltage, and an electric apparatus equipped therewith. ; **SOLUTION:** The power supply device has a configuration having a transformer 1; oscillation transistor Tr2 serially connected to a winding Np; activation circuit 3 for utilizing an input voltage Vi and an induction voltage Vd to turn on the Tr2; oscillation control transistor Tr4 for turning off the Tr2 by turning-on of itself; stopping circuit 5 for utilizing the Vd to turn on/off the Tr4; output smoothing circuit 6 for smoothing an induction voltage Vs to generate an output voltage Vo; output detecting circuit 7 for detecting whether or not the Vo reaches a threshold; and stop control circuit 8 for utilizing the Vd to expedite an on-timing of the Tr4, if the Vo has reached the threshold during the off period of the Tr4, and delaying the off timing of the Tr4 until the forcible on-period elapses or the Vo becomes lower than the threshold earlier than that, if the Vo has reached the threshold during the on-period of the Tr4. ; **COPYRIGHT:** (C) 2008,JPO&INPIT



Data supplied from the **espacenet** database — Worldwide